

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-112410

(43)Date of publication of application : 22.04.1994

(51)Int.Cl.

H01L 27/04  
H01L 21/318  
H01L 21/3205

(21)Application number : 05-081967

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 08.04.1993

(72)Inventor : IKEGAMI MASAOKI

(30)Priority

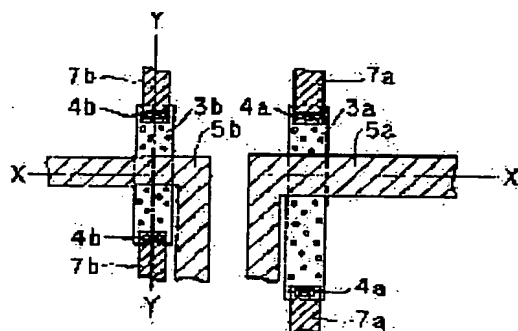
Priority number : 04215120    Priority date : 12.08.1992    Priority country : JP

## (54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To prevent fluctuation in the resistance ratio of a plurality of polysilicon resistance film in the semiconductor device on which a plasma nitride film is formed on a plurality of polysilicon resistance films.

CONSTITUTION: Metal wiring layers 5a and 5b are formed above a polysilicon resistance films 3a and 3b, and the overlap area ratio of the polysilicon resistance film 3a and the metal wiring layer 5a are made almost equal to the overlap area ratio of the polysilicon resistance film 3b and the metal wiring layer 5b.



## LEGAL STATUS

[Date of request for examination] 27.11.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2750992

[Date of registration] 27.02.1998

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-112410

(43)公開日 平成6年(1994)4月22日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 27/04	P	8427-4M		
21/318	B	7352-4M		
21/3205		7514-4M	H 0 1 L 21/ 88	Z

審査請求 未請求 請求項の数5(全 12 頁)

(21)出願番号 特願平5-81967

(22)出願日 平成5年(1993)4月8日

(31)優先権主張番号 特願平4-215120

(32)優先日 平4(1992)8月12日

(33)優先権主張国 日本(JP)

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 池上 雅明

兵庫県伊丹市瑞原4丁目1番地 三菱電機  
株式会社北伊丹製作所内

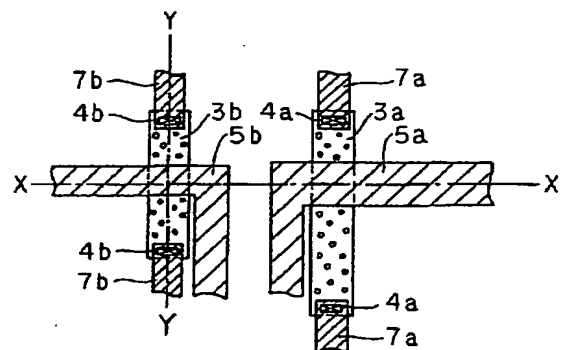
(74)代理人 弁理士 深見 久郎 (外3名)

(54)【発明の名称】 半導体装置およびその製造方法

(57)【要約】 (修正有)

【目的】 本発明は、複数のポリシリコン抵抗膜の上方にプラズマ窒化膜が形成された半導体装置において、複数のポリシリコン抵抗膜の抵抗比の変動を防止することである。

【構成】 本発明は上記目的を達成するため、ポリシリコン抵抗膜3aおよび3bの上方にそれぞれ金属配線層5aおよび5bを形成し、ポリシリコン抵抗膜3aと金属配線層5aとの重なり面積率と、ポリシリコン抵抗膜3bと金属配線層5bとの重なり面積率とをほぼ等しくする。



3a, 3b: ポリシリコン抵抗膜 4a, 4b: コンタクトホール  
5a, 5b: 金属配線層 7a, 7b: 金属配線層

**【特許請求の範囲】**

【請求項1】 対になった第1および第2の抵抗の抵抗比を調節することによって出力を制御するリニア回路を備えた半導体装置であって、

前記第1の抵抗となる多結晶シリコンからなる第1抵抗層と、

前記第2の抵抗となる多結晶シリコンからなる第2抵抗層と、

前記第1抵抗層上に所定の重なり面積率で重なるように形成された第1金属層と、

前記第2抵抗層上に前記所定の重なり面積率とほぼ同じ重なり面積率で重なるように形成された第2金属層と、前記第1金属層および第2金属層を覆うように形成された水素成分を含む窒化膜とを備えた、半導体装置。

【請求項2】 第1の絶縁膜上に形成された不純物を含む多結晶シリコンからなる第1の抵抗層と、

前記第1の抵抗層と所定の間隔を隔てて形成され、前記第1の抵抗層との抵抗比が所定の値に設定された、不純物を含む多結晶シリコンからなる第2の抵抗層と、

前記第1および第2の抵抗層上に形成された第2の絶縁膜と、

前記第2の絶縁膜上に前記第1の抵抗層と部分的に重なるように形成された第1の金属層と、

前記第2の絶縁膜上に前記第2の抵抗層と部分的に重なるように形成された第2の金属層と、

前記第1の金属層および前記第2の金属層上に形成された水素成分を含む窒化膜とを備え、

前記第1の金属層と前記第1の抵抗層との重なり面積率と、前記第2の金属層と前記第2の抵抗層との重なり面積率とがほぼ等しい、半導体装置。

【請求項3】 第1の絶縁膜上に形成された不純物を含む多結晶シリコンからなる第1の抵抗層と、

前記第1の抵抗層と所定の間隔を隔てて形成され、前記第1の抵抗層との抵抗比が所定の値に設定された、不純物を含む多結晶シリコンからなる第2の抵抗層と、

前記第1の抵抗層、前記第2の抵抗層および前記第1の絶縁膜上に接触して形成された第2の絶縁膜と、

前記第2の絶縁膜上に形成された金属配線層と、

前記第2の絶縁膜および前記金属配線層上に接触して形成された水素成分を含む窒化膜とを備えた半導体装置において、

前記金属配線層は、前記第1の抵抗層および前記第2の抵抗層に重ならない位置に形成されていることを特徴とする、半導体装置。

【請求項4】 第1の絶縁膜上に所定の間隔を隔てて、それらの抵抗比が所定の値に設定され、不純物を含む多結晶シリコンからなる第1の抵抗層および第2の抵抗層を形成する工程と、

前記第1の抵抗層および前記第2の抵抗層上に所定領域に開口部を有する第2の絶縁膜を形成する工程と、

前記開口部内で前記第1および第2の抵抗層に電気的に接続するとともに前記第2の絶縁膜上に沿って延びる金属層を形成する工程と、

前記金属層をパターニングすることによって、前記第1の抵抗層に電気的に接続される第1の金属配線層と、前記第2の抵抗層に電気的に接続される第2の金属配線層と、前記第1の抵抗層を所定の重なり面積率で部分的に覆う第1の金属被覆層と、前記第2の抵抗層を前記所定の重なり面積率とほぼ同じ重なり面積率で部分的に覆う第2の金属被覆層とを形成する工程と、

前記第1の金属配線層、前記第2の金属配線層、前記第1の金属被覆層および前記第2の金属被覆層上にプラズマ窒化膜を形成する工程とを備えた、半導体装置の製造方法。

【請求項5】 多結晶シリコンからなる第1抵抗層と、多結晶シリコンからなる第2抵抗層と、前記第1抵抗層上に重なるように形成された第1金属層と、前記第2抵抗層上に重なるように形成された第2金属層と、前記第1金属層および第2金属層を覆うように形成された水素成分を含む窒化膜とを備えた半導体装置における、前記第1抵抗層と前記第2抵抗層との抵抗比を制御する方法において、

前記第1抵抗層と前記第1金属層との第1の重なり面積率と、前記第2抵抗層と前記第2金属層との第2の重なり面積率とを所定の値になるように選択して、前記窒化膜から前記第1抵抗層および前記第2抵抗層中に浸入する水素成分の量を調節することによって、前記第1抵抗層と前記第2抵抗層との抵抗比を制御することを特徴とする、半導体装置における抵抗比を制御する方法。

**【発明の詳細な説明】****【0001】**

【産業上の利用分野】 この発明は、半導体装置およびその製造方法に関し、特に、多結晶シリコンからなる抵抗層を有する半導体装置およびその製造方法に関する。

**【0002】**

【従来の技術】 従来、ポリシリコンからなる抵抗素子を有する半導体装置が知られている。図21は、従来のポリシリコン抵抗膜を有する半導体装置を示した平面図であり、図22は図21に示した半導体装置のX-Xにおける断面構造図である。図21および図22を参照して、従来の半導体装置は、シリコン基板1と、シリコン基板1上に形成された絶縁酸化膜2と、絶縁酸化膜2上に所定の間隔を隔ててほぼ同一方向に延びるように形成されたポリシリコン抵抗膜3aおよび3bと、ポリシリコン抵抗膜3aおよび3bならびに絶縁酸化膜2上に形成された絶縁酸化膜4と、絶縁酸化膜4上にポリシリコン抵抗膜3aを覆うように形成された金属配線層5aと、ポリシリコン抵抗膜3aに電気的に接続された金属配線層7aと、ポリシリコン抵抗膜3bに電気的に接続された金属配線層7bと、金属配線層5a、金属配線層

7aおよび金属配線層7bを覆うように形成されたプラズマ窒化膜6とを備えている。

【0003】ここで、ポリシリコン抵抗膜3aおよび3bは、たとえばそれらの抵抗比によって回路の出力値を決定するなどの用途に使用される。図23は、ポリシリコン抵抗膜3aおよび3bを使用する定電圧回路を示した回路図である。図23を参照して、抵抗 $R_A$ としてポリシリコン抵抗膜3aを使用し、抵抗 $R_B$ としてポリシリコン抵抗膜3bを使用する。この場合に、出力電圧 $V_{OUT}$ は、図23に示す式によって表わされる。図中 $Q_1$ 、 $Q_2$ はトランジスタ、 $R_1$ 、 $R_A$ および $R_B$ は抵抗、 $V_{CC}$ は電源電圧、 $V_{BE}$ はトランジスタ $Q_1$ のベースエミッタ間電圧である。このように、出力電圧 $V_{OUT}$ は抵抗 $R_A$ （ポリシリコン抵抗膜3a）と抵抗 $R_B$ （ポリシリコン抵抗膜3b）との抵抗比によって決定される。そしてその抵抗比は、ポリシリコン抵抗膜3aおよび3bのそれぞれの長さまたは幅をかえることによって調節していた。

【0004】

【発明が解決しようとする課題】前述のように、従来ではポリシリコン抵抗膜3aとポリシリコン抵抗膜3bとの抵抗比によって回路の出力値を決定する場合がある。

【0005】しかしながら、図21および図22に示した従来のポリシリコン抵抗膜を有する半導体装置では、次のような問題点があった。図24は、従来のポリシリコン抵抗膜を有する半導体装置の問題点を説明するための断面構造図である。図24を参照して、プラズマ窒化膜6中には多量の水素イオン $H^+$  10が含まれている。すなわち、プラズマCVD法を用いてプラズマ窒化膜6を形成すると、プラズマ窒化膜6に水素成分が含有されることになる。これらの詳細は、たとえば、J. Appl. Phys., Vol. 49, No. 4, April

1978 pp. 2473-2477に開示されている。これらの水素イオン $H^+$  10がポリシリコン抵抗膜3aおよび3bのグレインバウンダリ（結晶粒界）に供給されるという不都合があった。これらは、たとえば、J. Appl. Phys., Vol. 63, No. 4, 15 February 1988 pp. 1117-1120などに開示されている。すなわち、プラズマ窒化膜6の形成後の熱処理工程によって、380℃程度以上の温度が加わると、プラズマ窒化膜6中の水素イオン $H^+$  10がポリシリコン抵抗膜3aおよび3bに供給されるという不都合が生じていた。なお、プラズマ窒化膜6は、外部からのイオンの浸入を防止するためのパッシベーション膜としてLSIには不可欠なものである。

【0006】このように、ポリシリコン抵抗膜3aおよび3b内にプラズマ窒化膜6から水素イオン10が供給されると、ポリシリコン抵抗膜3aおよび3bの抵抗値が変化してしまう。ここで、ポリシリコン膜3aの上方には金属配線層5aが形成されているため、プラズマ窒化膜6からポリシリコン抵抗膜3aに供給される水素イ

オン10の量は、ポリシリコン抵抗膜3bに供給される水素イオン10の量よりも少ない。このように、供給される水素イオン10の量が異なると、ポリシリコン抵抗膜3aの抵抗値の変動量とポリシリコン抵抗膜3bの抵抗値の変動量が相違することになる。この結果、ポリシリコン抵抗膜3aとポリシリコン抵抗膜3bとの抵抗比が変動する。このような場合に、たとえば図13に示した定電圧回路において出力電圧 $V_{OUT}$ は、抵抗 $R_A$ （ポリシリコン抵抗膜3a）と抵抗 $R_B$ （ポリシリコン抵抗膜3b）との抵抗比の変動に伴って変動する。したがって、ポリシリコン抵抗膜3aとポリシリコン抵抗膜3bとの抵抗比が変動すると、設計どおりの出力値が得られないという問題点があった。

【0007】つまり、LSIリニア回路で用いる抵抗は、複数本をペアで用いてそれらの抵抗比によって出力電圧や電流を決定する。したがって、その抵抗比が変動すると所望の出力が得られないという問題点があった。

【0008】この発明は、上記のような課題を解決するためになされたもので、請求項1に記載の発明の目的は、半導体装置において、複数本のポリシリコン抵抗膜の上方にプラズマ窒化膜が形成された場合にその複数本のポリシリコン抵抗膜の抵抗比が変動するのを有効に防止することである。

【0009】請求項2に記載の発明の目的は、半導体装置において、複数本のポリシリコン抵抗膜の上方にプラズマ窒化膜が形成された場合にそれらのポリシリコン抵抗膜の抵抗比を所定の値に制御することである。

【0010】請求項4に記載の発明の目的は、半導体装置の製造方法において、複数本のポリシリコン抵抗膜の上方にプラズマ窒化膜を有する場合に、それらのポリシリコン抵抗膜の抵抗比の変動を防止するための金属被覆層を製造プロセスを複雑化させずに形成することである。

【0011】

【課題を解決するための手段】請求項1における半導体装置は、対になった第1および第2の抵抗の抵抗比を調節することによって出力を制御するリニア回路を備えた半導体装置であって、第1の抵抗となる多結晶シリコンからなる第1抵抗層と、第2の抵抗となる多結晶シリコンからなる第2抵抗層と、第1抵抗層上に所定の重なり面積率で重なるように形成された第1金属層と、第2抵抗層上に上記した所定の重なり面積率とほぼ同じ重なり面積率で重なるように形成された第2金属層と、第1金属層および第2金属層を覆うように形成された水素成分を含む窒化膜とを備えている。

【0012】請求項2における半導体装置は、第1の絶縁膜上に形成された不純物を含む多結晶シリコンからなる第1の抵抗層と、第1の抵抗層と所定の間隔を隔てて形成され第1の抵抗層との抵抗比が所定の値に設定された不純物を含む多結晶シリコンからなる第2の抵抗層

と、第1および第2の抵抗層上に形成された第2の絶縁膜と、第2の絶縁膜上に第1の抵抗層と部分的に重なるように形成された第1の金属層と、第2の絶縁膜上に第2の抵抗層と部分的に重なるように形成された第2の金属層と、第1の金属層および第2の金属層上に形成された水素成分を含む窒化膜とを備えている。そして、第1の金属層と第1の抵抗層との重なり面積率と、第2の金属層と第2の抵抗層との重なり面積率とがほぼ等しい。

【0013】請求項3における半導体装置は、第1の絶縁膜上に形成された不純物を含む多結晶シリコンからなる第1の抵抗層と、第1の抵抗層と所定の間隔を隔てて形成され第1の抵抗層との抵抗比が所定の値に設定された不純物を含む多結晶シリコンからなる第2の抵抗層と、第1の抵抗層、第2の抵抗層および第1の絶縁膜上に接触して形成された第2の絶縁膜と、その第2の絶縁膜上に形成された金属配線層と、第2の絶縁膜および金属配線層上に接触して形成された水素成分を含む窒化膜とを備えた半導体装置において、上記金属配線層が第1の抵抗層および第2の抵抗層に重ならない位置に形成されている。

【0014】請求項4における半導体装置の製造方法は、第1の絶縁膜上に所定の間隔を隔ててそれらの抵抗比が所定の値に設定され不純物を含む多結晶シリコンからなる第1の抵抗層および第2の抵抗層を形成する工程と、第1の抵抗層および第2の抵抗層上に所定領域に開口部を有する第2の絶縁膜を形成する工程と、開口部内で第1および第2の抵抗層に電気的に接続するとともに第2の絶縁膜上に沿って延びる金属層を形成する工程と、金属層をパターニングすることによって第1の抵抗層に電気的に接続される第1の金属配線層と第2の抵抗層に電気的に接続される第2の金属配線層と第1の抵抗層を所定の重なり面積率で部分的に覆う第1の金属被覆層と第2の抵抗層を上記した所定の重なり面積率とほぼ同じ重なり面積率で部分的に覆う第2の金属被覆層とを形成する工程と、第1の金属配線層、第2の金属配線層、第1の金属被覆層および第2の金属被覆層上にプラズマ窒化膜を形成する工程とを備えている。

【0015】請求項5における半導体装置の抵抗比を制御する方法は、第1抵抗層と第1金属層との第1の重なり面積率と、第2抵抗層と第2金属層との第2の重なり面積率とを所定の値になるように選択して窒化膜から第1抵抗層および第2抵抗層中に浸入する水素成分の量を調節することによって第1抵抗層と第2抵抗層との抵抗比を制御することを特徴とする。

【0016】

【作用】請求項1に係る半導体装置では、第1抵抗層と第1金属層との重なり面積率と、第2抵抗層と第2金属層との重なり面積率とがほぼ等しいので、第1抵抗層および第2抵抗層に水素成分を含む窒化膜から水素イオンが供給された場合に、第1抵抗層の抵抗の変化率と第2

抵抗層の抵抗の変化率とがほぼ等しくなる。これにより、第1抵抗層と第2抵抗層との抵抗比の変動を有効に防止することができる。この結果、第1抵抗層と第2抵抗層の抵抗比を制御することによって出力を制御するリニア回路において出力値の変動を有効に防止することができる。

【0017】請求項2に係る半導体装置では、第1の金属層と第1の抵抗層との重なり面積率と、第2の金属層と第2の抵抗層との重なり面積率とがほぼ等しいので、第1の抵抗層および第2の抵抗層に水素成分を含む窒化膜から水素イオンが供給された場合に、第1の抵抗層の抵抗の変化率と第2の抵抗層の抵抗の変化率とがほぼ等しくなる。これにより、第1の抵抗層と第2の抵抗層との抵抗比の変動を有効に防止することができる。

【0018】請求項3に係る半導体装置では、水素成分を含む窒化膜と第1の抵抗層または第2の抵抗層との間に窒化膜からの水素イオンの供給を妨げる金属配線層が存在しないので、第1の抵抗層と第2の抵抗層に供給される水素イオンの供給割合が等しくなる。これにより、第1の抵抗層と第2の抵抗層との抵抗値の変化率が等しくなり、第1の抵抗層と第2の抵抗層との抵抗比の変動が有効に防止される。

【0019】請求項4に係る半導体装置の製造方法では、第1の抵抗層および第2の抵抗層上に所定領域に開口部を有する第2の絶縁膜が形成され、開口部内で第1および第2の抵抗層に電気的に接続するとともに第2の絶縁膜上に沿って延びる金属層が形成され、その金属層をパターニングすることによって第1の抵抗層に電気的に接続される第1の金属配線層と第2の抵抗層に電気的に接続される第2の金属配線層と第1の抵抗層を所定の重なり面積率で部分的に覆う第1の金属被覆層と第2抵抗層を上記所定の重なり面積率とほぼ同じ重なり面積率で部分的に覆う第2の金属被覆層とが形成されるので、第1の金属被覆層および第2の金属被覆層が、第1の金属配線層と第2の金属配線層の形成時に同時に形成され、製造工程が複雑化することもない。

【0020】請求項5に係る半導体装置における抵抗比を制御する方法では、第1抵抗層と第1金属層との第1の重なり面積率と第2抵抗層と第2金属層との第2の重なり面積率とを所定の値になるように選択して窒化膜から第1および第2の抵抗層中に浸入する水素成分の量を調節することによって第1および第2抵抗層の抵抗比が制御されるので、容易に所望の回路特性を得ることができる。

【0021】

【実施例】まず、ポリシリコン抵抗膜に供給される水素イオンの量によってポリシリコン抵抗膜の抵抗値がどのように変化するかについて以下のような実験を行なった。すなわち、ポリシリコン抵抗膜を覆う金属層のポリシリコン抵抗膜に対する被覆面積を4段階に変化させて、ポ

リシリコン抵抗膜の抵抗値の変化率を測定した。図1～図8は、上記実験に用いたポリシリコン抵抗膜を有する半導体装置の断面図および平面図であり、図9はその実験結果を示した相関図である。すなわち、本実験では、ポリシリコン抵抗膜103を覆うアルミの被覆面積率を、0%（図1および図2参照）、23%（図3および図4参照）、45%（図5および図6参照）、および78%（図7および図8参照）の4段階に変化させた状態で、ポリシリコン抵抗膜103の抵抗値の変化率を測定した。そしてその測定結果を図9に示している。

【0022】まず、図1および図2は、アルミ被覆面積率が0%の状態を示している。図1および図2を参照して、この実験に用いた構造（実験サンプルAL0）は、 $\text{SiO}_2$  からなる絶縁酸化膜102と、絶縁酸化膜102上の所定領域に形成されたポリシリコン抵抗膜103と、ポリシリコン抵抗膜を覆うように形成され、所定領域にコンタクトホールを有するCVD- $\text{SiO}_2$  からなる絶縁酸化膜104と、絶縁酸化膜104の2つのコンタクトホール内でポリシリコン抵抗膜103にそれぞれ電気的に接続されたアルミ配線層107と、アルミ配線層107および絶縁酸化膜104を覆うように形成されたプラズマ窒化膜106とを備えている。ここで、アルミ被覆面積率とは、アルミ配線層107以外でポリシリコン抵抗膜103を覆うアルミ被覆層のポリシリコン抵抗膜103に対する被覆面積率を意味する。したがって、この図1および図2に示した実験サンプルAL0では、ポリシリコン抵抗膜103を覆うアルミ被覆層が存在しないので、アルミ被覆面積率は0%となる。

【0023】次に、図3および図4に示した実験サンプルAL1では、ポリシリコン抵抗膜103を覆うようにアルミ被覆層105aが形成されている。このアルミ被覆層105aのポリシリコン抵抗膜103に対する被覆面積率は、23%である。

【0024】次に、図5および図6に示した実験サンプルAL2では、ポリシリコン抵抗膜103を被覆するようにアルミ被覆層105aおよび105bが形成されている。このアルミ被覆層105aおよび105bによるアルミ被覆面積率は45%である。

【0025】次に、図7および図8に示す実験サンプルAL3では、アルミ被覆層105aが一方のアルミ配線層と一体的に形成されている。そして、このアルミ被覆層105cによるアルミ被覆面積率は78%である。

【0026】上記した4つの実験サンプルAL0（図1および図2参照）、AL1（図3および図4参照）、AL2（図5および図6参照）、および、AL3（図7および図8参照）におけるポリシリコン抵抗膜103の抵抗増加率を測定したところ、図9に示すような結果が得られた。図9を参照して、アルミ被覆面積率が多いほど抵抗値が増加しているのがわかる。すなわち、プラズマ窒化膜106からポリシリコン抵抗膜103に供給され

る水素イオンの量が少ないほど、抵抗値が増加することがわかる。また、アルミ被覆面積率を調整することによって、抵抗値を制御することができることも明らかになった。このような実験結果を前提として、以下、本発明の実施例を図面に基いて説明する。

【0027】図10は、本発明の一実施例によるポリシリコン抵抗膜を有する半導体装置の平面図である。図11は図10に示した半導体装置のX-Xにおける断面構造図であり、図12は図10に示した半導体装置のY-Yにおける断面構造図である。図10～図12を参照して、この第1実施例の半導体装置は、シリコン基板1と、シリコン基板1の主表面上に形成された絶縁酸化膜2と、絶縁酸化膜2上に所定の間隔を隔てて延びるように形成されたポリシリコン抵抗膜3aおよび3bと、ポリシリコン抵抗膜3a、3bおよび絶縁酸化膜2上に形成された絶縁酸化膜4と、絶縁酸化膜4上にポリシリコン抵抗膜3aを所定の面積率で覆うように形成された金属配線層5aと、絶縁酸化膜4上にポリシリコン抵抗膜3bを金属配線層5aがポリシリコン抵抗膜3aを覆う面積率と同じ面積率で覆うように形成された金属配線層5bと、ポリシリコン抵抗膜3bにコンタクトホール4bを介して電気的に接続された金属配線層7bと、同様にコンタクトホール4aを介してポリシリコン抵抗膜3aに電気的に接続された金属配線層7aと、金属配線層5a、5b、7aおよび7bを覆うように形成されたプラズマ窒化膜6とを備えている。

【0028】このように、この第1実施例の半導体装置では、ポリシリコン抵抗膜3aおよび3bをそれぞれ覆うように金属配線層5aおよび5bを設けるとともに、ポリシリコン抵抗膜3aと金属配線層5aとの重なり面積率と、ポリシリコン抵抗膜3bと金属配線層5bとの重なり面積率とを等しくするように構成する。このように構成することによって、プラズマ窒化膜6からポリシリコン抵抗膜3aおよび3bにそれぞれ供給される水素イオンの供給割合が等しくなる。この結果、ポリシリコン抵抗膜3aの抵抗値の変化率とポリシリコン抵抗膜3bの抵抗値の変化率とが等しくなるので、ポリシリコン抵抗膜3aとポリシリコン抵抗膜3bとの抵抗比の変動を有効に防止することができる。この結果、LSI回路において複数本のポリシリコン抵抗を用い、そのポリシリコン抵抗の上方にプラズマ窒化膜が形成された場合にも、ポリシリコン抵抗膜3aおよび3bの抵抗比の変動を有効に防止することができ、設計どおりの回路特性を得ることができる。なお、金属配線層5aおよび5bとしては、Al、AlSiおよびAlSiCuなどの単層膜を用いてもよいし、これらとTiNまたはTiWとを組合わせた多層膜を用いてもよい。

【0029】製造方法としては、まずシリコン基板1上に絶縁酸化膜2を形成する。そして、絶縁酸化膜2上に所定の間隔を隔てて所定の方に延びるようにポリシリ

コン抵抗膜3 aおよび3 bをそれぞれ形成する。ポリシリコン抵抗膜3 aおよび3 bならびに絶縁酸化膜2上に絶縁酸化膜4を形成する。ポリシリコン抵抗膜3 aおよび3 b上に位置する絶縁酸化膜4の所定領域にコンタクトホール4 aおよび4 bを形成する。絶縁酸化膜4上の全面およびコンタクトホール4 a、4 b内に金属層（図示せず）を形成した後パターニングすることによって、金属配線層5 aおよび5 bと金属配線層7 aおよび7 bとを形成する。最後に全面を覆うように保護膜としてのプラズマ窒化膜6を形成する。

【0030】このように、この第1実施例の半導体装置の製造方法では、ポリシリコン抵抗膜3 aおよび3 bのそれぞれの金属配線層7 aおよび7 bの形成時に同時に回路の金属配線層5 aおよび5 bが形成されるので、製造プロセスを複雑化させることなく容易に同一の重なり面積率で覆う金属配線層5 aおよび5 bを形成することができる。

【0031】図13は、本発明の第2実施例によるポリシリコン抵抗膜を有する半導体装置の平面図である。図14は、図13に示した半導体装置のX-Xにおける断面構造図である。図13および図14を参照して、この第2実施例の半導体装置は、シリコン基板1と、シリコン基板1の主表面上に形成された絶縁酸化膜2と、絶縁酸化膜2上に所定の間隔を隔てて所定の方向に延びるように形成されたポリシリコン抵抗膜3 aおよび3 bと、ポリシリコン抵抗膜3 aおよび3 bならびに絶縁酸化膜2を覆うように形成された絶縁酸化膜4と、絶縁酸化膜4上にポリシリコン抵抗膜3 aを所定の重なり面積で覆うように形成された回路の金属配線層5 aと、絶縁酸化膜4上にポリシリコン抵抗膜3 bを、金属配線層5 aがポリシリコン抵抗膜3 aを覆うのと同じ重なり面積率で覆うように形成されたダミー金属配線層15 bと、ポリシリコン抵抗膜3 aにコンタクトホール4 aを介して電気的に接続された金属配線層7 aと、ポリシリコン抵抗膜3 bにコンタクトホール4 bを介して電気的に接続された金属配線層7 bと、金属配線層5 a、ダミー金属配線層15 b、金属配線層7 aおよび7 bを覆うように形成されたプラズマ窒化膜6とを備えている。

【0032】このように、この第2実施例では、金属配線層5 aがポリシリコン抵抗膜3 aの上方に形成されている場合に、金属配線層5 aがポリシリコン抵抗膜3 aが覆うのと同じ重なり面積率でポリシリコン抵抗膜3 bを覆うダミー金属配線層15 bを設けるように構成する。このように構成することによって、第1実施例と同様の効果を得ることができる。すなわち、プラズマ窒化膜6からポリシリコン抵抗膜3 aおよび3 bにそれぞれ供給される水素イオンの供給割合が等しくなり、この結果ポリシリコン抵抗膜3 aの抵抗値の変化率とポリシリコン抵抗膜3 bの抵抗値の変化率とが等しくなる。これにより、ポリシリコン抵抗膜3 aとポリシリコン抵抗膜

3 bとの抵抗比の変動を有効に防止することができる。したがって、設計値どおりの回路特性を得ることができる。

【0033】なお、ダミー金属配線層15 bは、金属配線層5 a、金属配線層7 aおよび7 bと同一工程で形成できるので、製造工程を複雑化することもない。

【0034】図15は、本発明の第3実施例によるポリシリコン抵抗膜を有する半導体装置を示した平面図である。図15を参照して、この第3実施例は、ポリシリコン抵抗膜3 aおよび3 bの両方を1本の配線層25が横切っている場合の本発明の適用例である。すなわち、ポリシリコン抵抗膜3 aおよび3 bを1本の配線層25が横切っている場合には、金属配線層25の長い方のポリシリコン抵抗膜3 a上に位置する領域25 aの線幅を他の部分に比べて大きくする。これにより、ポリシリコン抵抗膜3 aおよび3 bのそれぞれに対する金属配線層25の被覆面積率が等しくなる。この結果、この第3実施例においても、上記した第1実施例および第2実施例と同様の効果を得ることができる。すなわち、プラズマ窒化膜（図示せず）からポリシリコン抵抗膜3 aおよび3 bにそれぞれ供給される水素イオンの供給割合が等しくなり、この結果ポリシリコン抵抗膜3 aの抵抗値の変化率とポンプ抵抗膜3 bの抵抗値の変化率とが等しくなる。これにより、ポリシリコン抵抗膜3 aとポリシリコン抵抗膜3 bとの抵抗比の変動を有効に防止することができる。したがって、設計値どおりの回路特性を得ることができる。なお、金属配線層25を図15に示したようなパターン形状に形成するのは、従来のパターニング技術を用いて容易に行なえるので、製造プロセスを複雑化させることもない。

【0035】図16は、本発明の第4実施例によるポリシリコン抵抗膜を有する半導体装置を示した平面図である。図16を参照して、この第4実施例は、上記した第3実施例と同様に、ポリシリコン抵抗膜3 aおよび3 b上に1本の金属配線層35が重なるように形成されている場合の本発明の適用例である。すなわち、この第4実施例では、金属配線層35の短い方のポリシリコン抵抗膜3 b上に位置する領域35 bの線幅を他の部分に比べて小さくするように形成する。これにより、ポリシリコン抵抗膜3 aおよび3 bのそれぞれに対する金属配線層35の被覆面積率を同じにすることができる。この結果、上述した第1実施例～第3実施例と同様の効果を得ることができる。すなわち、プラズマ窒化膜（図示せず）からポリシリコン抵抗膜3 aおよび3 bにそれぞれ供給される水素イオンの供給割合が等しくなり、この結果ポリシリコン抵抗膜3 aの抵抗値の変化率とポリシリコン抵抗膜3 bの抵抗値の変化率とが等しくなる。これにより、ポリシリコン抵抗膜3 aとポリシリコン抵抗膜3 bとの抵抗比の変動を有効に防止することができる。この結果、設計値どおりの回路特性を得ることができ



る。

【0036】図17は、本発明の第5実施例によるポリシリコン抵抗膜を有する半導体装置を示した平面図であり、図18は図17に示した半導体装置のX-Xにおける断面図であり、図19はY-Yにおける断面図である。図17～図19を参照して、この第5実施例の半導体装置は、シリコン基板1と、シリコン基板1の主表面上に形成された絶縁酸化膜2と、絶縁酸化膜2上に所定の間隔を隔てて所定の方向に延びるように形成されたポリシリコン抵抗膜3aおよび3bと、ポリシリコン抵抗膜3aおよび3bならびに絶縁酸化膜2上に接触して形成された絶縁酸化膜4と、絶縁酸化膜4に設けられたコンタクトホール4bを介してポリシリコン抵抗膜3bに電気的に接続された金属配線層7bと、同様にコンタクトホール4aを介してポリシリコン抵抗膜3aに電気的に接続された金属配線層7aと、絶縁酸化膜4上にポリシリコン抵抗膜3aおよび3bに重ならないように配置された金属配線層45と、金属配線層7aおよび7bならびに絶縁酸化膜4上に接触して形成された保護膜としてのプラズマ窒化膜6とを備えている。

【0037】このように、この第5実施例では、ポリシリコン抵抗膜3aおよび3b上には金属配線層7aおよび7b以外に金属配線層を配置しないように構成する。このように構成することによって、プラズマ窒化膜6からポリシリコン抵抗膜3aおよび3bにそれぞれ供給される水素イオンの供給割合が等しくなり、この結果ポリシリコン抵抗膜3aおよび3bのそれぞれの抵抗値の変化率が等しくなる。これにより、ポリシリコン抵抗膜3aおよび3bの抵抗比の変動を有効に防止することができる。この結果、所望の回路特性を得ることができる。

【0038】図20は、本発明の第6実施例によるポリシリコン抵抗膜を有する半導体装置を示した平面図である。図20を参照して、この第6実施例の半導体装置では、3つの同一のパターン形状を有するポリシリコン抵抗膜53a、53bおよび53cを所定の間隔を隔てて配置する。そして、ポリシリコン抵抗膜53a、53bおよび53cの上方にそれらをそれぞれ覆うように形成する金属配線層55a、55bおよび55cのパターン形状を変化させる。すなわち、ポリシリコン抵抗膜53aおよび金属配線層55aの重なり面積率と、ポリシリコン抵抗膜53bおよび金属配線層55bの重なり面積率と、ポリシリコン抵抗膜53cおよび金属配線層55cの重なり面積率とを変化させることによって、同一パターン形状のポリシリコン抵抗膜53a、53bおよび53cに対して、プラズマ窒化膜（図示せず）から供給される水素イオンの供給量を変化させる。これにより、ポリシリコン抵抗膜53a、53bおよび53cのそれぞれの抵抗値を任意の値に設定することができる。図20の場合には、ポリシリコン抵抗膜53cの抵抗値が最も大きく、ポリシリコン抵抗膜53bの抵抗値が中間で

あり、ポリシリコン抵抗膜53aの抵抗値が最も小さくなる。したがって、所定の抵抗比を得たい場合には、所定の被覆面積を選択すればよい。

【0039】

【発明の効果】請求項1に係る発明によれば、第1抵抗層と第2抵抗層との抵抗比を制御するリニア回路を備えた半導体装置において、第1抵抗層上に所定の重なり面積率で重なるように第1金属層を形成し、第2抵抗層上に上記所定の重なり面積率とほぼ同じ重なり面積率で重なるように第2金属層を形成することによって、プラズマ窒化膜から第1抵抗層および第2抵抗層にそれぞれ供給される水素イオンの供給割合が等しくなるので、第1抵抗層の抵抗値の変化率と第2抵抗層の抵抗値の変化率とが等しくなり、第1の抵抗層と第2の抵抗層との抵抗比の変動を有効に防止することができる。この結果、設計どおりの出力を得ることができる。

【0040】請求項2に係る発明によれば、第2の絶縁膜上に第1の抵抗層を部分的に覆うように第1の金属層を形成し、第2の絶縁膜上に第2の抵抗層を部分的に覆うように第2の金属層を形成し、第1の金属層と第1の抵抗層との重なり面積率と第2の金属層と第2の抵抗層との重なり面積率とをほぼ等しくすることによって、プラズマ窒化膜から第1の抵抗層および第2の抵抗層にそれぞれ供給される水素イオンの供給割合が等しくなるので、第1の抵抗層の抵抗値の変化率と第2の抵抗層の抵抗値の変化率とが等しくなり、第1の抵抗層と第2の抵抗層との抵抗比の変動を有効に防止することができる。この結果、設計どおりの回路特性を得ることができる。

【0041】請求項3に係る発明によれば、第1の抵抗層および第2の抵抗層と水素成分を含む窒化膜との間に、第1の抵抗層および第2の抵抗層のための金属配線層以外の金属配線層が形成されないので、第1の抵抗層および第2の抵抗層にプラズマ窒化膜から供給される水素イオンの供給割合が等しくなる。この結果、第1の抵抗層と第2の抵抗層の抵抗値の変化率もそれぞれ等しくなり、第1の抵抗層と第2の抵抗層との抵抗比の変動を有効に防止することができる。

【0042】請求項4に係る発明では、第1の抵抗層および第2の抵抗層上に所定領域に開口部を有する第2の絶縁膜を形成し、その開口部内で第1および第2の抵抗層に電気的に接続するとともに第2の絶縁膜上に沿って延びる金属層を形成し、その後その金属層をパターニングすることによって第1の抵抗層に電気的に接続する第1の金属層と第2の抵抗層に電気的に接続する第2の金属層と第1の抵抗層を所定の重なり面積率で部分的に覆う第1の金属被覆層と第2の抵抗層を上記所定の重なり面積率とほぼ同じ重なり面積率で部分的に覆う第2の金属被覆層とを形成することにより、第1の金属被覆層および第2の金属被覆層が第1の金属配線層および第2の金属配線層の形成時に同時に形成されるので、製造工程

を複雑化することなく容易に第1の抵抗層と第2の抵抗層との抵抗比の変動を有効に防止することができる。

【0043】請求項5に係る抵抗比を制御する方法によれば、第1抵抗層と第1金属層との第1の重なり面積率と、第2抵抗層と第2金属層との第2の重なり面積率とを所定の値になるように選択して窒化膜から第1および第2抵抗層中に浸入する水素成分の量を調節することによって第1抵抗層と第2抵抗層との抵抗比を制御することにより、容易に所定の抵抗比を有する半導体回路を得ることができる。

#### 【図面の簡単な説明】

【図1】アルミ被覆面積率と抵抗増加率との関係を測定するための実験サンプルAL0（アルミ被覆面積率＝0％）を示した平面図である。

【図2】図1に示した実験サンプルAL0の断面図である。

【図3】アルミ被覆面積率と抵抗増加率との関係を測定するための実験サンプルAL1（アルミ被覆面積率＝23％）を示した平面図である。

【図4】図3に示した実験サンプルAL1の断面図である。

【図5】アルミ被覆面積率と抵抗増加率との関係を測定するための実験サンプルAL2（アルミ被覆面積率＝45％）を示した平面図である。

【図6】図5に示した実験サンプルAL2の断面図である。

【図7】アルミ被覆面積率と抵抗増加率との関係を測定するための実験サンプルAL3（アルミ被覆面積率＝78％）を示した平面図である。

【図8】図7に示した実験サンプルAL3の断面図である。

【図9】図1～図8に示した実験サンプルを用いて測定したアルミ被覆面積率と抵抗増加率との関係を示した相関図である。

【図10】本発明の第1実施例によるポリシリコン抵抗膜を有する半導体装置の平面図である。

【図11】図10に示した第1実施例の半導体装置のX-Xにおける断面図である。

【図12】図10に示した第1実施例の半導体装置のY

-Yにおける断面図である。

【図13】本発明の第2実施例によるポリシリコン抵抗膜を有する半導体装置の平面図である。

【図14】図13に示した第2実施例の半導体装置のX-Xにおける断面図である。

【図15】本発明の第3実施例によるポリシリコン抵抗膜を有する半導体装置の平面図である。

【図16】本発明の第4実施例によるポリシリコン抵抗膜を有する半導体装置の平面図である。

【図17】本発明の第3実施例によるポリシリコン抵抗膜を有する半導体装置の平面図である。

【図18】図17に示した第3実施例の半導体装置のX-Xにおける断面図である。

【図19】図17に示した第3実施例の半導体装置のY-Yにおける断面図である。

【図20】本発明の第5実施例によるポリシリコン抵抗膜を有する半導体装置の平面図である。

【図21】従来のポリシリコン抵抗膜を有する半導体装置の平面図である。

【図22】図21に示した従来の半導体装置のX-Xにおける断面図である。

【図23】従来の定電圧回路を示した回路図である。

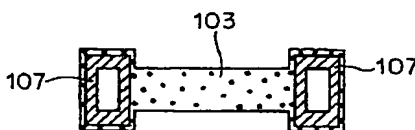
【図24】従来のポリシリコン抵抗膜を有する半導体装置の問題点を説明するための断面図である。

#### 【符号の説明】

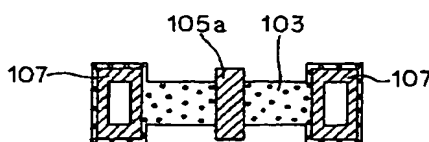
- 1：シリコン基板
- 2：絶縁酸化膜
- 3a：ポリシリコン抵抗膜
- 3b：ポリシリコン抵抗膜
- 4：絶縁酸化膜
- 4a、4b：コンタクトホール
- 5a：金属配線層
- 5b：金属配線層
- 6：プラズマ窒化膜
- 7a：金属配線層
- 7b：金属配線層
- 10：水素イオン
- 15b：ダミー金属配線層

なお、各図中、同一符号は同一または相当部分を示す。

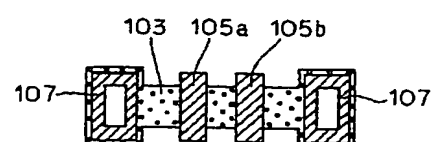
【図1】



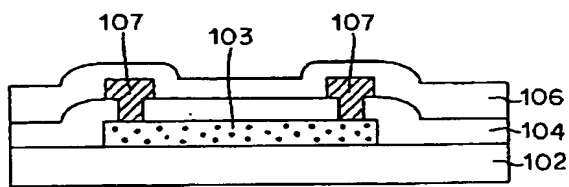
【図3】



【図5】



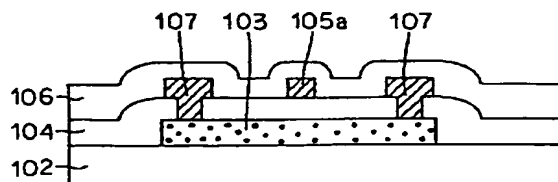
【図2】



ALO (アルミ被覆面積率 = 0%)

103: ポリシリコン抵抗膜 106: プラズマ窒化膜

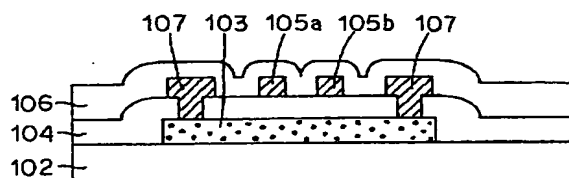
【図4】



AL1 (アルミ被覆面積率 = 23%)

105a: アルミ被覆層

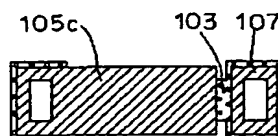
【図6】



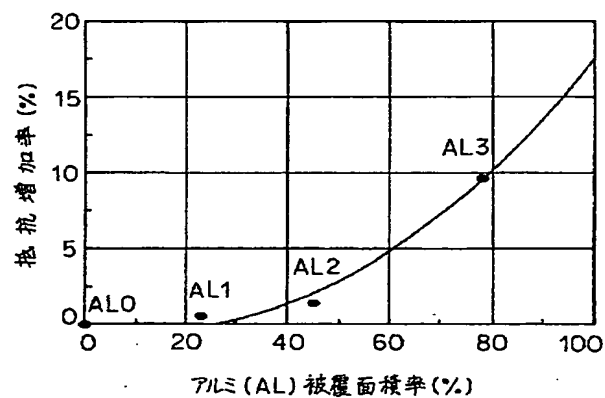
AL2 (アルミ被覆面積率 = 45%)

105b: アルミ被覆層

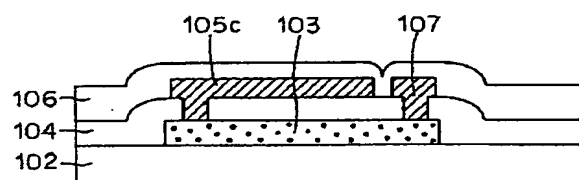
【図7】



【図9】



【図8】

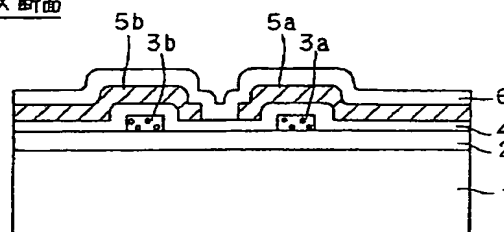


AL3 (アルミ被覆面積率 = 78%)

105c: アルミ被覆層

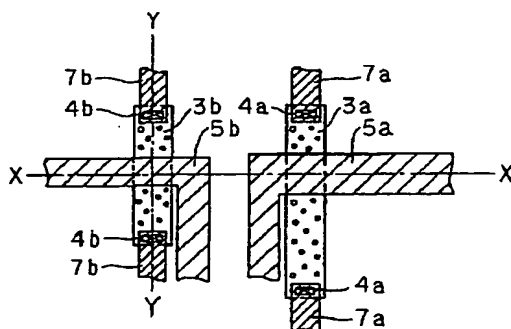
【図11】

X-X 断面



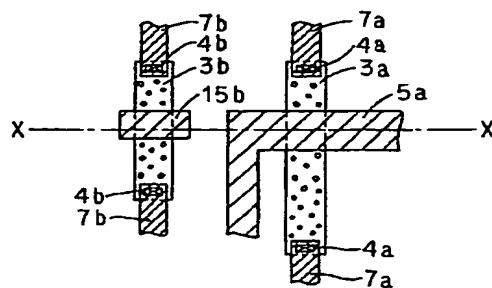
6: プラズマ窒化膜

【図10】

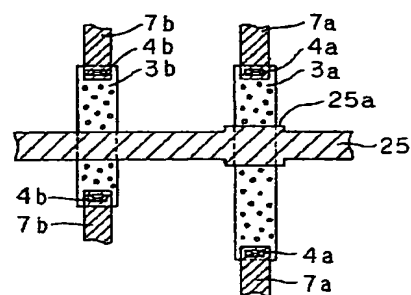


3a, 3b: ポリシリコン抵抗膜 4a, 4b: コンタクトホール  
5a, 5b: 金属配線層 7a, 7b: 金属配線層

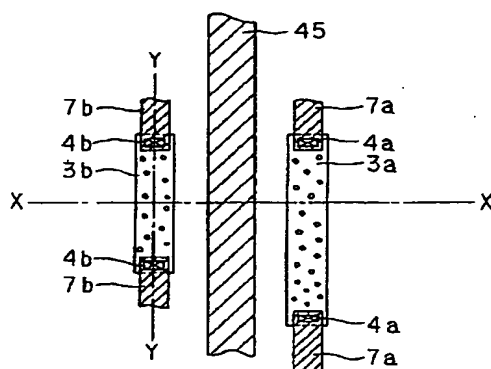
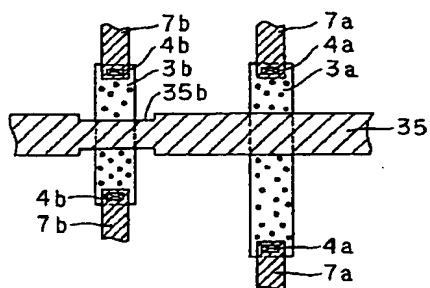
【图 13】



【图 15】



【图 17】

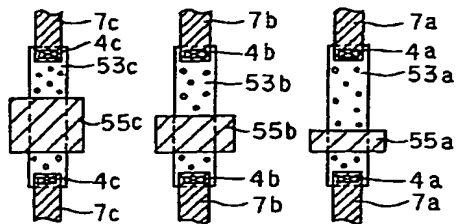


【图 19】

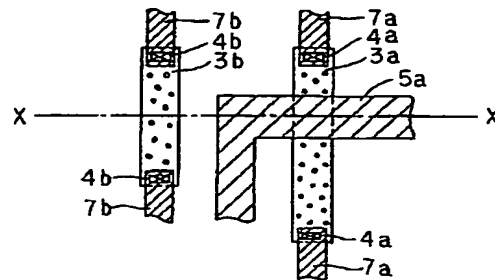
A cross-sectional view of a semiconductor device. The structure shows a gate stack on a substrate. The gate stack consists of a gate dielectric (4) and a gate electrode (5). The gate electrode is divided into two regions, 3a and 3b, which are separated by a gap. The regions 3a and 3b are connected to a common source/drain region (6). The substrate is divided into two regions, 1 and 2, which are separated by a gap. The regions 1 and 2 are connected to a common source/drain region (3).

[illegible]

【図20】

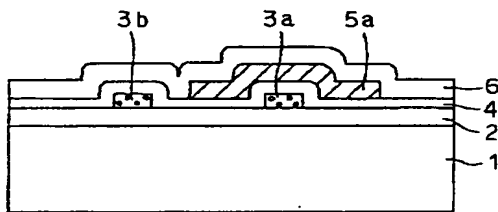


【図21】



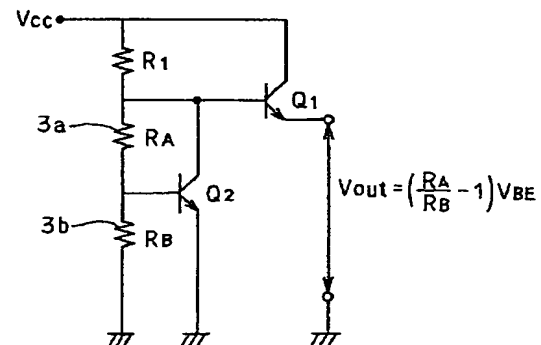
【図22】

X-X 断面

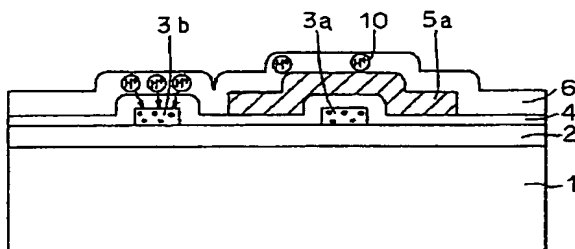


【図23】

定電圧回路



【図24】



## 【手続補正書】

【提出日】平成5年4月9日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】図17

【補正方法】変更

【補正内容】

【図17】本発明の第5実施例によるポリシリコン抵抗膜を有する半導体装置の平面図である。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】図18

【補正方法】変更

【補正内容】

【図18】図17に示した第5実施例の半導体装置のX-Xにおける断面図である。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】図19

【補正方法】変更

【補正内容】

【図19】図17に示した第5実施例の半導体装置のY-Yにおける断面図である。

## 【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】図 20

【補正方法】変更

## 【補正内容】

【図 20】本発明の第 6 実施例によるポリシリコン抵抗膜を有する半導体装置の平面図である。